

高置信度 SpaceWire 总线误码率测试方法研究与分析

陈卫国, 刘 欢, 王剑峰, 吴龙胜
(西安微电子技术研究所, 陕西 西安 100075)

摘 要: 从影响 SpaceWire 总线传输误码率的因素出发, 分析了传输介质、器件、系统干扰、通道串扰及单粒子瞬态等因素对 SpaceWire 总线传输误码率的影响机理。针对航天型号系统中 SpaceWire 总线误码率测试无高置信度、统一的测试方法, 通过引入 SpaceWire 总线误码率置信度概念, 提出了一种 SpaceWire 总线器件误码率测试方法, 可以实现高置信度的误码率测试, 对于 SpaceWire 总线在航天型号中的应用具有重要的指导意义。

关键词: SpaceWire; 误码率; 置信度

中图分类号: TP393

文献标识码: A

文章编号: 1000—7180(2017)10—0059—04

Research on High Confidence Level Bit Error Rate Measurement of Space Wire

CHEN Wei-guo, LIU Huan, WANG Jian-feng, WU Long-sheng

(Xi'an Microelectronics Technology Institute, Xi'an 100075, China)

Abstract: Mechanisms of the influence of transmission medium, system infection, interchannel skew and single event transient on bit error rate (BER) in SpaceWire system are analyzed. Because there is no high confidence level and uniform BER test method in spaceflight system, an effective test method is proposed by introducing the statistical confidence principle credits. This method can realize the high confidence level and efficiency of the bit error rate test, which is important to the application of SpaceWire devices in spaceflight system.

Key words: spaceWire; bit error rate; confidence level

1 引言

SpaceWire 是一种高速、点对点、全双工的串行总线, 以 IEEE 1355-1995 和 LVDS 标准为基础, 于 2003 年正式成为欧空局标准。目前 SpaceWire 总线已成功应用于 Mars Express 和 Smart-1 等多个空间任务中, 适用于航天器有效载荷系统数据和控制信息的处理, 满足未来高性能高速数据传输需求^[1-3]。

在 SpaceWire 总线传输系统中, 总线误码率是评价传输系统性能的一个重要指标。在实际应用过程中, 传输介质、器件、系统干扰及单粒子瞬态等因素会对 SpaceWire 总线通信质量有一定的影响。分析传输介质、器件、系统干扰及单粒子瞬态对 SpaceWire 总线传输误码率的影响机理, 对于改善

SpaceWire 总线器件设计系统设计, 优化 SpaceWire 总线传输误码率指标具有重要的指导意义。

2 影响因素分析

信号完整性是指互连线上信号传输质量, 是整个高速数据传输系统稳定性和可靠性的重要保障。由于连接器、PCB 板过孔、不当的终端电阻及电路回波损耗等因素的影响, 会引起阻抗不连续, 从而使信号发生反射, 将有多路反射信号到达接收器, 造成码间干扰。为了避免反射, 传输介质的特征阻抗必须保持一致, 而且应与终端阻抗匹配。差分信号在传输介质上传输时, 受到电缆引入的趋肤效应损耗和 PCB 引入的电介质损耗的影响, 会使高频二进制信号的边沿变化速率变慢, 造成单个位信号的宽度扩展, 延伸到多个位周期上, 从而引起码间干扰^[4]。

实际的总线传输系统中,系统干扰影响会引起信号在时间或幅值上的偏离,即信号抖动,这是造成 SpaceWire 总线传输误码的主要原因。信号抖动已经成为限制系统性能的一个基本因素,因此必须在系统中严格控制抖动。抖动有随机抖动和确定性抖动,随机抖动是由散粒噪声、热噪声等随机噪声引起,分布符合高斯分布。确定性抖动来源于系统,主要有周期性抖动、有界不相关抖动、数据相关抖动。通道间串扰主要有两种:远端串扰,即在信道的远端,串扰噪声被注入到受侵扰的信道中,而被接收器测量到;近端串扰,即来自于相邻的发射极的串扰噪声被注入到接收端,而被接收端测量出来。通道间串扰会使传输有效信号的通道上的数据或时钟信号受到相邻信道的耦合或干扰,产生周期性的抖动,被影响的通道的信噪比会下降,系统性能被恶化,从而使系统通信质量受到影响。

为了减小反射,需采用与差分信号终端阻抗相匹配的线缆,在 ECSS-E-ST-50-12C 标准中规定了传输线缆特性,线缆由 AWG28 线芯构成,线缆构造如图 1 所示^[1]。这里采用符合 SpaceWire 标准要求的型号为 FFCH9-100×2×4×28 的专用线缆。

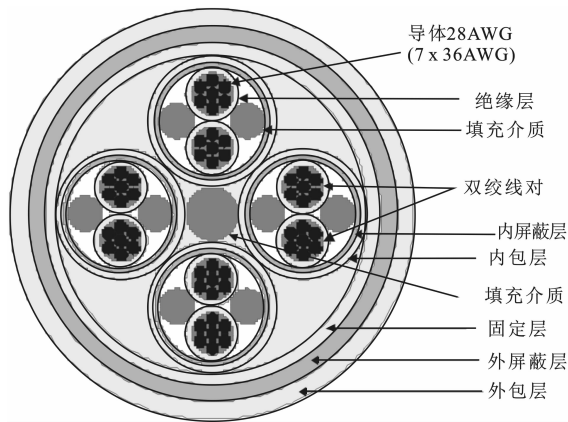


图 1 SpaceWire 标准线缆构造图

为了减小系统干扰并有效保证 LVDS 差分信号的有效传输,在 PCB 板设计时需要在布线、过孔、匹配、芯片去耦与旁路、故障防护等方面进行优化设计。

SpaceWire 总线器件采用 LVDS 差分接口,其发送/接收信号质量、接收器噪声容限对 SpaceWire 总线传输系统具有重要的影响。为了解决和补偿由于损耗引入的干扰和抖动,需要在 LVDS 接收端采用均衡技术,在发送端采用预加重技术。发送信号经过具有低通特性的电缆后被衰减,为了补偿被衰减的信号,均衡器应具有高通特性以增强接收信号的

高频成分。LVDS 接收端设计采用三级运放结构:第一级运放采用折叠共源共栅运放,提供宽的共模输入范围;第二、三级运放采用差分输入输出运放,提供高增益。为确保接收器预放大运放对共模电平的抑制能力,在版图设计中应尽量保证电路对称性。

预加重技术是通过向发送端的数据信号施加具有频率选择性的衰减作用来解决损耗问题的方法,通过在每个边沿施加过冲来增强信号沿能量。为改善发送器的高频特性,发送器电路中增加了预加重设计,当主驱动器发生开关转换,经过一定延时,预加重控制信号打开预加重电流源开关,使得驱动器的瞬时电流值大于 3.5 mA,以实现发送器发送信号的预加重。

SpaceWire 节总线器件在字符层采用 DS 编码和奇校验,在交换层、包层、网络层采用错误恢复、CRC 校验及数据重传等错误处理机制,保证数据传输的可靠性。

在航天型号应用中,如果 SpaceWire 总线器件出现单粒子瞬态效应,会在 DS 编码中的 Data 信号或 Strobe 信号上出现单粒子瞬态脉冲,从而在 SpaceWire 器件接收部分出现解码错误,造成链路断开错、信用错或接收数据错等。为了减小单粒子瞬态的影响,在器件设计中采用高密度拼接触与加保护环的方式以提高组合逻辑中敏感节点产生单粒子瞬态的阈值;对于已经产生的单粒子瞬态,降低其下级时序逻辑俘获此单粒子瞬态的概率,使其无法成为有效的软错误。除了在标准单元级设计时提高单个单元的抗单粒子瞬态性能,也采用三模冗余对 LVDS 中的接收器和发送器进行加固设计以提高 LVDS 抗单粒子瞬态能力。此外器件寄存器采用三模冗余设计,且时钟加入了相位差以减小单粒子瞬态效应的影响。

3 误码率分析

在 SpaceWire 总线标准 ECSS-E-50-12 中规定误码率指标为 10^{-12} ,误码率是一个统计平均值,只有在测试时间或测试数据量趋于无穷时,才能得到准确的误码率值,测试难度大。通过引入 SpaceWire 总线传输误码率置信度概念,在满足一定置信度的前提下,可以有效评估 SpaceWire 总线传输误码率指标,具有较高的测试效率和实用性。假设 SpaceWire 总线传输过程中, N 个传输比特中发现 E 个错误,SpaceWire 总线误码率置信度 CL 为^[5-6]:

$$CL = 1 - \sum_{k=0}^E P_N(k)$$

(1)

当传输的数据量足够多时,即 $(N \times BER) > 1$ 时,二次分布函数近似服从泊松分布,即^[7-8]:

$$P_N(k) = \frac{(N \times BER)^k}{k!} e^{-N \times BER}$$

(2)

则传输数据总比特数 N 为

$$N = -\frac{1}{BER} [\ln(1 - CL)] + \frac{1}{BER} \ln \left(\sum_{k=0}^E \frac{(N \times BER)^k}{k!} \right)$$

(3)

式中, E 为错误总数; k 为某次测试时的错误个数; N 为传输总比特数; BER 为 SpaceWire 总线误码率。

由上式可以得 SpaceWire 总线误码率置信度 CL 与 E 、 N 的关系如图 2 所示。

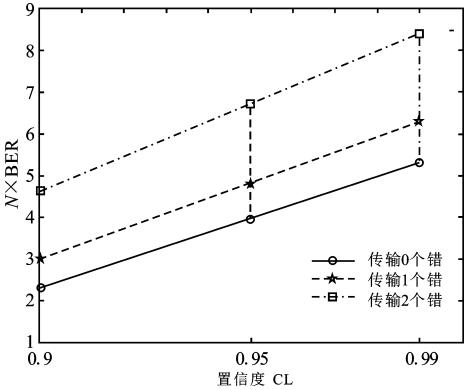


图 2 SpaceWire 总线误码率传输数据量、错误数与置信度关系

在保证 SpaceWire 总线误码率指标优于 10^{-12} 的前提下,假定置信度为 99%,在保证没有误码的情况下,需要传输的数据总量为 $4.6/BER$ 。如果在传输过程中出现 1 位数据错,在保证置信度不变的情况下,需要传输的数据总量为 $6.6/BER$ 。

SpaceWire 总线器件采用 LVDS 接口,其典型应用为点对点结构,美国国家半导体公司采用点对点的测试方案对误码率进行测试^[9]。基于此,形成了 SpaceWire 总线器件传输误码率测试系统,如图 3 所示。在误码测试过程中,考虑到通道串扰的影响,测试通道以外的其余通道全部开启,处于工作状态;考虑到系统噪声的影响,在链路上注入高斯白噪声(均方根值为 135 mV)。

其中误码率源及数据检测端完成数据的发送、接收及比对功能,采用 FPGA 实现;SpaceWire 链路分析仪可以对链路传输信号或状态进行监测。

在 SpaceWire 总线误码率测试系统中,首先对于 SpaceWire 节点控制器 LC7911,配置 LC7911 的

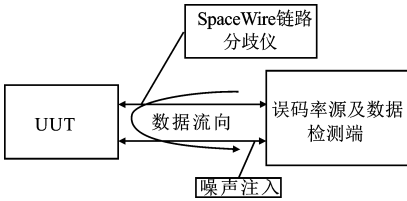


图 3 SpaceWire 总线传输误码率测试系统

链路速度为 200 Mb/s,工作模式为路由模式,通道 1 的路由地址为 0x20. 将 LC7911 的通道 1 接到误码率测试源的接收端,其余任意一个通道接到误码率测试源的发送端;启动 LC7911 链路连接及误码率测试软件. 在测试一定时间后,统计 LC7911 接收数据总量和出错数据,并计算传输误码率. 其次对于 SpaceWire 路由器 LC7910,配置 LC7910 的链路速度为 200 Mb/s,路由 0×20 为 0×40000002,通道 1 接到误码率测试源的接收端;将 LC7910 的其余任意一个通道接到误码率测试源的发送端;启动 LC7910 链路连接及误码率测试软件. 在测试一定时间后,统计 LC7910 接收数据总量和出错数据,并计算总线误码率。

测试过程中,采用符合 SpaceWire 总线标准要求的线缆,线缆型号为 FFCH9-100-4×2×28(10 米),两种测试情况下测试时间约为 10 小时,LC7911 的传输数据总量为 7 840 025 687 210 bit,LC7910 的传输数据总量为 7 638 377 646 080 bit. 测试过程中无误码发生,根据置信度计算公式,则实际 SpaceWire 总线误码率测试置信度为 99.95%,对应误码率结果为 1.3×10^{-13} ,满足误码率小于 1×10^{-12} 的指标。

在航天型号中,为了避免较长的测试时间,通过适当降低传输误码率置信度来缩短测试时间,当置信度由 99%降为 90%时,测试时间大约缩短一半. 另一方面也可以延长误码率测试时间、增大传输数据量来提高 SpaceWire 总线误码率测试置信度。

4 结束语

在 SpaceWire 总线传输系统中,误码率是评价传输系统性能的一个重要指标. 本文从影响 SpaceWire 总线传输误码率的因素出发,分析了传输介质、器件、系统干扰、通道串扰及单粒子瞬态等因素对 SpaceWire 总线传输误码率的影响机理,并给出了解决措施. 通过引入 SpaceWire 总线传输误码率置信度概念,提出了一种高置信度的 SpaceWire 总线误码率测试方法,置信度可以达到

99.95%。这种测试方法可以有效评估 SpaceWire 总线传输系统误码率指标,具有较高的测试覆盖性和实用性,为航天型号系统测试保障提供了高效、可靠的技术支持,对于 SpaceWire 总线在航天型号中的应用具有重要的指导意义。

参考文献:

[1] SM. Parkes, SpaceWire-Links, nodes, routers and networks [S]. ESA, 2008.

[2] SM. Parkes, Serial point-to-point Links (ECSS-E-50-12) [Z]. 2000.

[3] Steve Parkes. SpaceWire User's Guide[M]. STAR-Dundee,2012.

[4] 张昊,张春熹. SpaceWire 总线 EMC 设计分析[J]. 电子测量技术,2014,38(37):41-44.

[5] Wolaver D H. Measure error rates quickly and accurately[J]. Electronic Design, 1995(5):89-93.

[6] Redd J. Calculating statictical confidence levels for error probability estimates [J]. Lightwave magazine,

2000(4), 110-114.

[7] 吴从中. 数字通信系统中误码率的估计方法[J]. 合肥工业大学学报,2002,47(25):113-116.

[8] 沈瀚涛,孙学聪,朱蕊蕻. 一种串行通信的误码率测试方法[J]. 现代防御技术,2013,41(41):110-115.

[9] National Semiconductor. LVDS owner's manual[M]. 3rd Edition. City of Santa Clara; National Semiconductor,2004.

作者简介:

陈卫国 男,(1983-),高级工程师. 研究方向为新型高速总线设计及测试.

刘欢 女,(1983-),高级工程师. 研究方向为新型高速总线设计及测试.

王剑峰 男,(1971-),研究员. 研究方向为 IC 设计、Soc 设计.

吴龙胜(通讯作者) 男,(1968-),研究员. 研究方向为 IC 设计、Soc 设计. E-mail:wls771@163.com.

(上接第 58 页)

[4] Wawrzynek J,Patterson D,Oskin M,et al. RAMP: research accelerator for multiple processors [J]. IEEE Micro, 2007,27(2):46-57.

[5] 李柏楠. 面向领域应用的可重构系统关键技术研究[D]. 郑州:解放军信息工程大学,2015.

[6] 陈鹏. 面向大数据应用的异构可重构平台关键技术研究[D]. 合肥:中国科学技术大学,2015.

[7] 谭龙生. 一种基于 FPGA 的低开销可重构容错系统设计[D]. 合肥:合肥工业大学,2015.

[8] 王侃文. 领域专用可重构计算结构研究[D]. 上海:复旦大学,2011.

作者简介:

李浩洋 男,(1991-),硕士研究生. 研究方向为 SoC 设计. E-mail:hy.li@mail.hfut.edu.cn.

宋宇鲲 男,(1975-),博士,副研究员. 研究方向为面向数据高密和计算密集应用的 SoC/MPSO 体系结构与实现.